

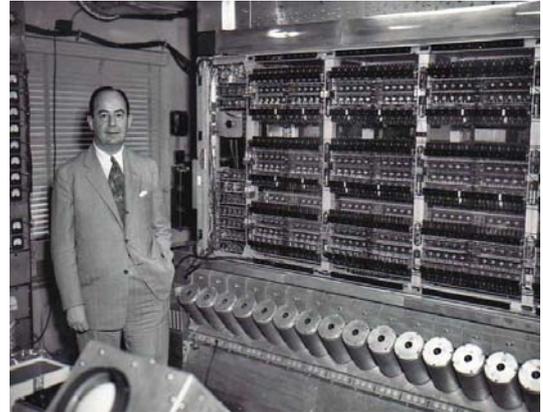
# Chapitre 1 : Introduction aux microprocesseurs

## I.1 Introduction

Dans les années 70 les technologies des ordinateurs numériques et celles des circuits intégrés sont fondues pour donner naissance au microprocesseur.

Le microprocesseur possède une architecture semblable à l'ordinateur en plus tous les deux effectuent des calculs sous le contrôle d'un programme.

La plupart des systèmes informatiques d'aujourd'hui sont basés sur un principe de conception proposée par le Dr John Von Neumann (1946).



## I.2 Architecture d'un système à microprocesseur

Dans un système à microprocesseur (Architecture de Von Neumann), on retrouve au minimum : (1) Un microprocesseur, (2) Une mémoire morte (ROM) + Une mémoire vive (RAM), (3) Une interface entrées/sorties

Tous ces organes sont reliés entre eux avec 3 bus : Bus de données bidirectionnel, Bus d'adresse, Bus de commande

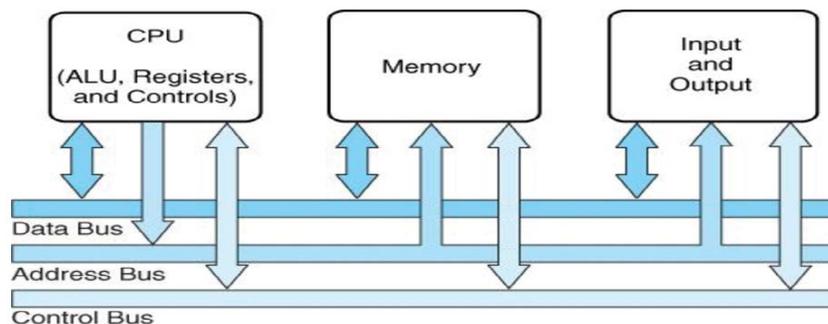


Figure I.1 : Système à microprocesseur

### I.2.1 Le microprocesseur

C'est le cœur du système. C'est lui qui a la charge des fonctions suivantes :

- Fournit les signaux de synchronisation et de commande à tous les éléments du système
- Prend en charge les instructions et les données dans la mémoire
- Transfère les données entre la mémoire et les dispositifs d'I/O et vice versa
- Décode les instructions
- Effectue les opérations arithmétiques et logiques commandées par les instructions
- Réagit aux signaux de commande produits par les entrées/sorties comme le signal RESET et les INTERRUPTIONS

## I.2.2 La mémoire

La mémoire a pour rôle de conserver des groupes de chiffres binaires (mots) qui sont soit des instructions formant un programme, soit des données dont le programme a besoin.

Elle se décompose souvent en :

**a/ une mémoire morte** (ROM = Read Only Memory) chargée de stocker le programme. C'est une mémoire à lecture seule.

- **ROM** : Read Only Memory. Mémoire à lecture seule, sans écriture. Son contenu est programmé une fois pour toutes par le constructeur. Avantage : faible coût.

Inconvénient : nécessite une production en très grande quantité.

- **PROM**: Programmable Read Only Memory. ROM programmable une seule fois par l'utilisateur.

- **EPROM** : Erasable PROM, appelée aussi UVPROM. ROM programmable électriquement avec un programmeur et effaçable par exposition à un rayonnement ultraviolet.

- **EEPROM** : Electrically Erasable PROM. ROM programmable et effaçable électriquement.

Les EEPROM contiennent des données qui peuvent être modifiées.

**b/ une mémoire vive** (RAM = Random Access Memory) chargée de stocker les données intermédiaires ou les résultats de calculs. On peut lire ou écrire des données dedans, ces données sont perdues à la mise hors tension.

- **SRAM**: Static Random Access Memory. Mémoire statique à accès aléatoire, à base de bascules à semi-conducteurs à deux états (bascules RS).

- **DRAM** : Dynamic RAM. Basée sur la charge de condensateurs : condensateur chargé = 1, condensateur déchargé = 0.

### Remarque :

Les disques durs, disquettes, CDROM, etc... sont des périphériques de stockage et sont considérés comme des mémoires secondaires.

On peut donc schématiser un circuit mémoire par la figure suivante où l'on peut distinguer :

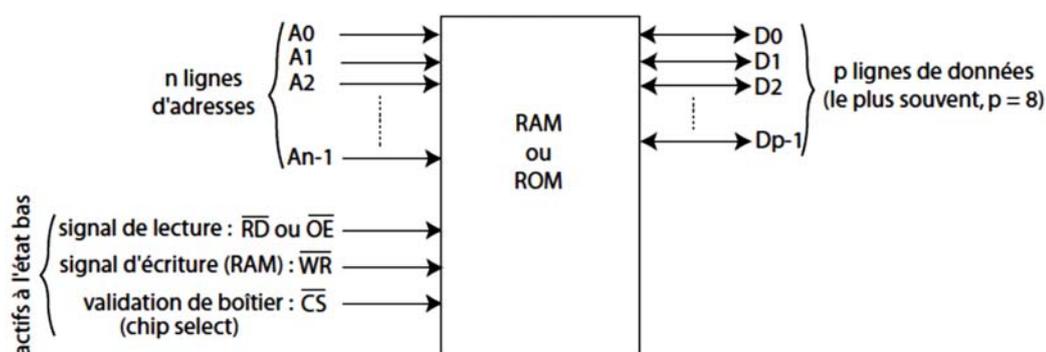


Figure I.2 : Schéma fonctionnel d'une mémoire

Les entrées d'adresses, les entrées / sorties de données, les entrées de commandes :  
 Entrée de sélection de lecture ou d'écriture. ( $\overline{R/\overline{W}}$ ), une entrée de sélection du circuit. ( $\overline{CS}$ ).

Le nombre de lignes d'adresses dépend de la capacité de la mémoire :  $n$  lignes d'adresses permettent d'adresser  $2^n$  cases mémoire: 8 bits d'adresses permettent d'adresser 256 octets, 16 bits d'adresses permettent d'adresser 65536 octets (= 64 Ko), ...

**Exemple :** mémoire RAM 6264, capacité =  $8K \times 8$  bits : 13 broches d'adresses A0 à A12,

$$2^{13} = 8192 = 8 \text{ Ko.}$$

### I.2.3 Interface I/O

C'est un circuit intégré permettant au microprocesseur de communiquer avec l'environnement extérieur (périphériques) : clavier, écran, imprimante, bouton poussoir, processus industriel, actionneurs...

Les transferts E/S correspondent à des instructions de lecture et d'écriture. Le plus souvent le circuit d'interface comporte un registre appelé « port ».

**Écriture :** Le microprocesseur envoie l'ordre d'écriture et les données sont mémorisées dans le registre de l'interface.

**Lecture :** le circuit se contente de présenter les informations du périphérique sur le bus de données.

## I.3 Architecture de base d'un microprocesseur

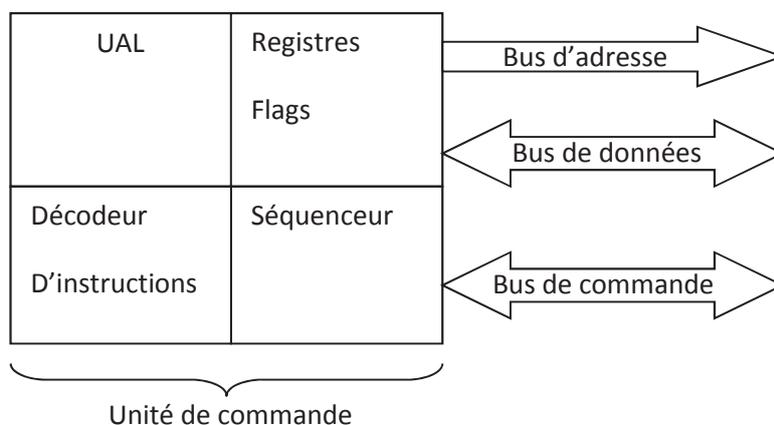
Le microprocesseur est construit autour de deux éléments principaux :

Une unité de traitement et Une unité de commande

### I.3.1 Unité de traitement

Elle regroupe les circuits qui assurent les traitements nécessaires à l'exécution des instructions.

Les blocs de l'unité de traitement :



**Figure I.3: Principales sections d'un microprocesseur**

- **ALU (Arithmetic and Logic Unit)**

C'est l'unité qui permet d'effectuer des calculs arithmétiques simples (additions, soustractions, décalages, etc.) et des opérations logiques (ET, OU, etc.).

- **Les registres généraux**

Les registres généraux participent aux opérations arithmétiques et logiques ainsi qu'à l'adressage. Le plus important est appelé **accumulateur**.

- **Registre d'état**

C'est l'ensemble des drapeaux (flags) qui forme le registre d'état.

Les flags réagissent après certaines instructions et permettent de savoir si le résultat de l'opération est zéro (flag Z), si il y a eu un dépassement (flag C), si le nombre de bit à 1 est pair (flag P) et le signe (flag S).

### I.3.2 Unité de commande

C'est l'ensemble séquenceur/décodeur d'instruction. Elle est composée par :

- **Séquenceur**

C'est le maître d'orchestre, il cadence le microprocesseur. C'est lui qui pilote le bus de commande et les blocs internes

- **Décodeur d'instruction**

Il reconnaît l'instruction et la transforme en signaux internes grâce à un microcode contenu dans une ROM interne.

- **Le compteur de programme**

Constitué par un registre dont le contenu est initialisé avec l'adresse de la première instruction du programme. Il contient toujours l'adresse de l'instruction à exécuter.

- **Stack Pointer**

Il a pour rôle d'indiquer au microprocesseur la prochaine case disponible dans la pile.

## I.4 La famille de 80x86

### I.4.1 Le microprocesseur 8086 (1978)

Adresse bus 20-bit.

16 bits du bus de données internes.

16 bits du bus de données externes.

L'unité d'interface de bus (BIU) et l'unité d'exécution (EU).

Registres de 16 bits (certains registres sont découpés en deux et on peut accéder séparément à la partie haute et à la partie basse.).

Il peut être utilisé avec un coprocesseur mathématique externe.



#### I.4.2 Le microprocesseur 8088 (1979)

Il est entièrement compatible avec le 8086, le jeu d'instruction est identique. La seule différence réside dans la taille du bus de données, celui du 8088 fait seulement 8 bits.

#### I.4.3 Les microprocesseurs 80186 & 80188 (1982)

Le 80186/80188 intègre sur une seule puce un microprocesseur 8086/8088 plus un générateur d'horloge, un temporisateur programmable, un contrôleur d'interruption programmable, un contrôleur d'accès direct à la mémoire et un circuit pour sélectionner les dispositifs d'E / S.

#### I.4.4 Le microprocesseur 80286 (1982)

Bus d'adresse de 24 bits.

16 bits du bus de données internes.

16 bits du bus de données externes.

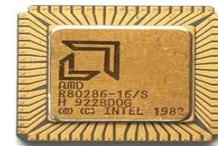
Conçu pour être compatible avec 8086 & 80186 microprocesseurs.

Fournit deux modes de programmation:

**Mode réel** : le processeur fonctionne exactement comme le processeur 8086.

**Mode protégé** : Dans ce mode, le processeur utilise l'espace mémoire complète qui est 16MB.

Ce mode est appelé mode protégé parce que plusieurs programmes peuvent être chargés en mémoire à la fois (chacun dans son propre segment), mais ils sont protégés l'un contre l'autre.



#### I.4.5 Le microprocesseur 80386 (1984)

Bus d'adresse de 32 bits.

32 bits du bus de données internes.

32 bits du bus de données externes.

Des registres de 32 bits.

Offre trois modes:

**Mode réel** (identique à celui de 80 286)

**Le mode protégé** (gère 4 Go de mémoire d'une manière similaire à celle du 80 286).

Mode virtuel (similaire au mode réel, sauf que plusieurs processeurs 8086 peuvent fonctionner simultanément).

