

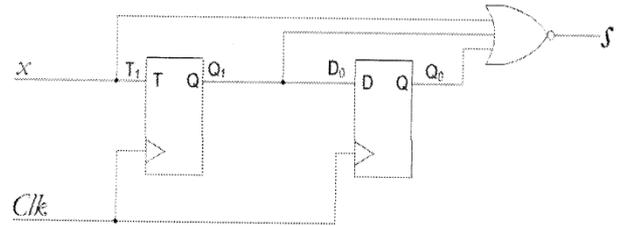
## Série de TP N° 3

### Les Circuits séquentiels

#### Exercice 1 :

On considère le circuit séquentiel suivant, dont les bits d'états sont  $Q_1$  et  $Q_0$ . On suppose que  $x$  ne change pas durant le même cycle d'horloge (entrée synchrone)

- 1) Donner l'expression booléenne de l'entrée de la bascule T ( $T_1$ ) et l'entrée de la bascule D ( $D_0$ ) en fonction de l'entrée  $x$  et des bits d'états  $Q_1$  et  $Q_0$
- 2) Donner l'expression booléenne de la sortie  $S$  en fonction de l'entrée  $x$  et des bits d'états  $Q_1$  et  $Q_0$
- 3) Donner l'expression booléenne des bits d'états future ( $Q_1^+$  et  $Q_0^+$ ) en fonction de l'entrée  $x$  et des bits d'états  $Q_1$  et  $Q_0$
- 4) A l'aide des résultats obtenus, remplir la table de transitions suivante :

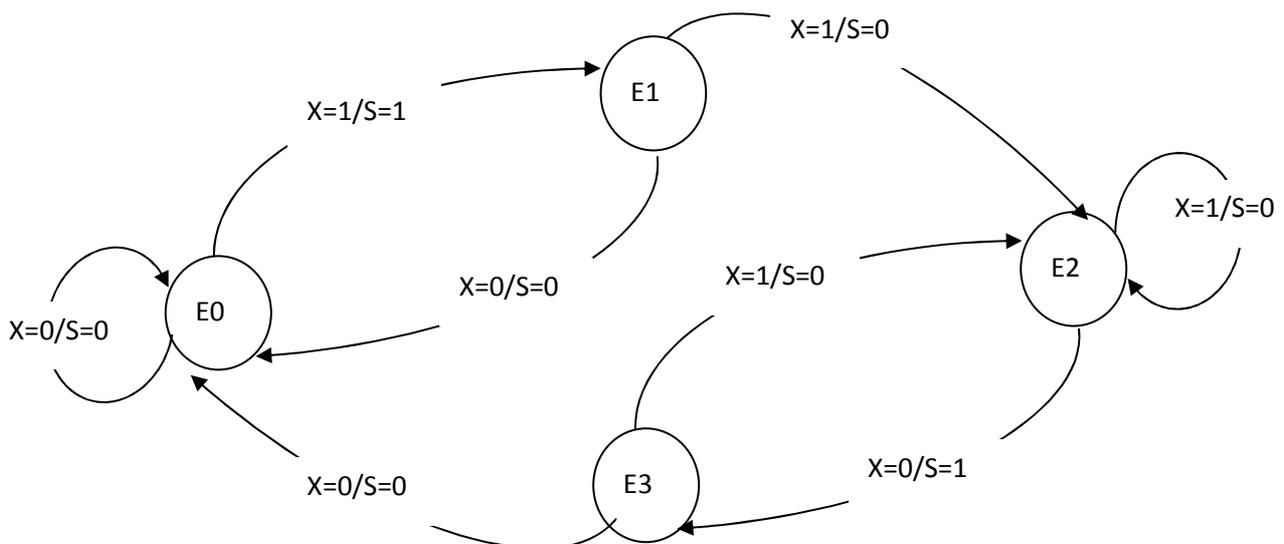


Etat actuel ( $Q_1Q_0$ )	Etat futur ( $Q_1^+Q_0^+$ )		La sortie S	
	x		x	
	0	1	0	1
E0=00				
E1=01				
E2=10				
E3=11				

- 5) Déduire le diagramme d'états de ce circuit ?

#### Exercice 2 :

Soit le diagramme d'état suivant :



1) Ecrire sa table d'état et sorties avec assignation d'état ?

Etat actuel ( $Q_1Q_0$ )	Etat futur ( $Q_1^+Q_0^+$ )		La sortie S	
	x		x	
	0	1	0	1
E0=00				
E1=01				
E2=10				
E3=11				

2) Etudier l'implémentation de ce circuit au moyen de bascules T et D ?

$Q_1^+$				
$Q_1Q_0$	00	01	11	10
X=0				
X=1				

D1				
$Q_1Q_0$	00	01	11	10
X=0				
X=1				

$Q_0^+$				
$Q_1Q_0$	00	01	11	10
X=0				
X=1				

T0				
$Q_1Q_0$	00	01	11	10
X=0				
X=1				

3) Déduire l'expression de la sortie S ?

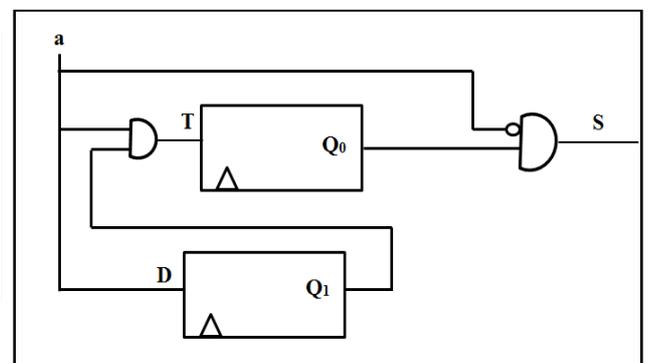
4) Dessiner le circuit pour implémenter cette machine à état ?

### Exercice 3 :

On considère le circuit séquentiel défini par le logigramme de la figure ci-dessous dont les bits d'états sont  $Q_1$  et  $Q_0$ . On suppose que « a » ne change pas durant le même cycle d'horloge (entrée synchrone)

- 1) Donner l'expression booléenne de l'entrée de la bascule T et l'entrée de la bascule D en fonction de l'entrée « a » et des bits d'états  $Q_1$  et  $Q_0$
- 2) Donner l'expression booléenne de la sortie S en fonction de l'entrée « a » et des bits d'états  $Q_1$  et  $Q_0$
- 3) Donner l'expression booléenne des bits d'états future ( $Q_1^+$  et  $Q_0^+$ ) en fonction de l'entrée « a » et des bits d'états  $Q_1$  et  $Q_0$
- 4) A l'aide des résultats obtenus, remplir la table de transitions suivante :

Etat actuel ( $Q_1Q_0$ )	Etat futur ( $Q_1^+Q_0^+$ )		La sortie S	
	a		a	
	0	1	0	1
00				
01				
11				
10				



5) Déduire le diagramme d'états de ce circuit ?